



Grundlagen der Rechnerarchitektur

SS 2012 – Übungsblatt 10

Ausgabe: 25. Juni 2012

Aufgabe 1. *circuit switched bus*

Ein „circuit switched“ Bus hat gravierende Nachteile. Schildern Sie einen solchen in einer Fallstudie. Erläutern Sie die Aktionen auf dem Bussystem beim Schreiben eines Datenwortes von der CPU in den Speicher anhand von Abbildung 1.5 der Materialsammlung.

Aufgabe 2. *Kreuzschienenverteiler*

Was ist ein *Crossbar Switch*? Zu welchem Zweck wird er eingesetzt? Skizzieren Sie mit einer Zeichnung, wann sich Speicherzugriffe von 4 CPUs auf 3 Speicherbänke bei Verbindung mit einem *Crossbar Switch* blockieren und wann nicht (2 Skizzen).

Aufgabe 3. *SSE*

Wofür steht das Akronym SSE?

Beschreiben Sie in eigenen Worten die Auswirkung des SSE-Befehls `ADDPS` auf die beteiligten Register (welche sind das?). Vergleiche dazu <http://intel80386.com/simd/mmx2-doc.html>

Wie unterscheidet sich `ADDPS` von `ADDSS` (siehe <http://courses.ece.illinois.edu/ece390/books/labmanual/inst-ref-simd.html>)?

Wie wirkt `ADDSSUBPS`

(http://www.techchannel.de/pc_mobile/prozessoren/402062/intels_pentium_4_prescott_im_detail/index5.html)?

Aufgabe 4. *byte ordering*

Was ist unter „little endian“ (little end first, least significant byte first) und „big endian“ (big end first, most significant byte first) zu verstehen? Erläutern Sie das NUXI-Problem beim Datentransfer zwischen verschiedenen Computern.

Wo — außer beim Netzwerk-Datentransfer — kann das „byte ordering“-Problem im DV-Alltag Probleme bereiten?